

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**



(19)

JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **02308226 A**

(43) Date of publication of application: **21.12.90**

(51) Int. Cl.

G02F 1/136
H01L 49/02

(21) Application number: **01130895**

(22) Date of filing: **24.05.89**

(71) Applicant: **RICOH CO LTD**

(72) Inventor:
KIMURA YUJI
KONDO HITOSHI
OTA HIDEKAZU

(54) **LIQUID CRYSTAL DISPLAY DEVICE**

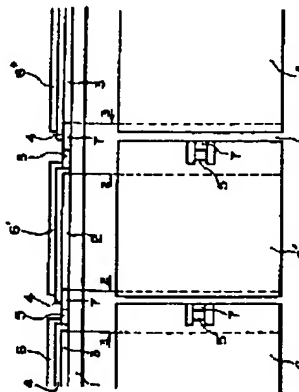
in picture quality due to the rounding of the signal.

(57) Abstract:

COPYRIGHT: (C)1990,JPO&Japio

PURPOSE: To obtain a high-duty, high-contrast liquid crystal display device with a large numerical aperture by using transparent common electrode wiring and further providing an active element and a picture element electrode separately by using an inter-layer insulating film.

CONSTITUTION: Transparent common electrodes 2 and 3 are used and a driving element 5 is arranged thereupon; and the inter-layer insulating film 4 is provided and transparent picture element electrodes 6, 6' and 6'' are provided not overlapping with the transparent common electrodes 2 and 3. Parasitic capacity is formed between the transparent common electrode 2 and transparent picture element electrode 6' (similarly between the transparent common electrode 3 and transparent picture element electrode 6''), but a signal applied to the transparent picture element electrode 6' is applied through the transparent common electrode 2, so this parasitic capacity exerts any influence upon driving eventually, thereby causing neither a decrease in display ability nor deterioration



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平2-308226

⑬ Int. Cl.³

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)12月21日

G 02 F 1/136
H 01 L 49/02

5 1 0

9018-2H
7733-5F

審査請求 未請求 請求項の数 1 (全9頁)

⑮ 発明の名称 液晶表示装置

⑯ 特 願 平1-130895

⑰ 出 願 平1(1989)5月24日

⑱ 発 明 者	木 村 裕 治	東京都大田区中馬込1丁目3番6号	株式会社リコー内
⑱ 発 明 者	近 藤 均	東京都大田区中馬込1丁目3番6号	株式会社リコー内
⑱ 発 明 者	太 田 英 一	東京都大田区中馬込1丁目3番6号	株式会社リコー内
⑲ 出 願 人	株 式 会 社 リ コ ー	東京都大田区中馬込1丁目3番6号	
⑳ 代 理 人	弁 理 士 池 浦 敏 明	外1名	

明 細 書

1. 発明の名称

液晶表示装置

2. 特許請求の範囲

(1) 一对の基板間に液晶層が挟持され、少なくとも一方の基板の内側に共通電極とそれぞれ少なくとも1つの駆動素子を介して接続された複数の透明画素電極とが形成されている液晶表示装置において、前記共通電極は透明であり、その透明共通電極上に前記駆動素子が設けられており、かつ、前記の透明共通電極と透明画素電極とは重なることのない位置に設けられていることを特徴とする液晶表示装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は液晶表示装置に関し、詳しくは、OA機械やTV用などで広く用いられている液晶表示装置に関する。

〔従来技術〕

液晶表示装置(LCD)は大型化、高コントラスト

化とともに高デューティー表示がなされるようにするため、一般に、各画素に少なくとも一つの駆動素子(TFT、MIM等)を有するアクティブマトリックス方式が採用されている。しかし、従来のアクティブマトリックス方式を導入したLCDにおいては、画素面と同じ位置に駆動素子を配置していることから、単純マトリックス方式に比べて、開口率が低いという欠点がある。

もっとも、そうした欠点を解消するための努力は当然行なわれており、例えば駆動素子を同一平面上に形成することなくコンタクトホールを用いて表示画素とコンタクトをとり、表示画素面積を大きくする方法が提案されている(特開昭62-10626号公報)。だが、この方法によれば開口率が高まるものの、共通電極と表示画素とが層間絶縁膜を介して存在せしめられているため、そこに寄生の電気容量が発生し、この電気容量に起因して、駆動電圧が上昇したり、更には、全体の容量も増えることからデューティー比が大きくなった時応答性が遅くなり、フリッカー等の表示むらの発生を

もたらしたり、更には、時として表示がなされなかったりする。といった新たな問題を生じさせている。

〔発明が解決しようとする課題〕

本発明は上記のごとき欠点・問題点を解消し、開口率を大きくし、かつ、寄生容量をなくすことにより、高コントラストで高デューティー表示の可能な液晶表示装置の提供を目的とするものである。

〔課題を解決するための手段〕

本発明は、一対の基板間に液晶層が挟持され、少なくとも一方の基板の内側に共通電極とそれぞれ少なくとも1つの駆動素子を介して接続された複数の透明画素電極とが形成されている液晶表示装置において、前記共通電極は透明であり、その透明共通電極上に前記駆動素子が設けられており、かつ、前記の透明共通電極と透明画素電極とは重なることのない位置に設けられていることを特徴としている。

ちなみに、本発明者らは共通電極と画素電極との間に容量が存在しても、その容量が液晶駆動に

影響を与えないような接続手段を採用すれば、即ち、透明共通電極を採用し、その上に駆動素子を配置し、層間絶縁膜を設け、更に、前記透明共通電極と重ならないように透明画素電極を設けるようにすれば、先に触れたとき寄生容量をつくることなく開口率を上げることを確認した。本発明はこれによりなされたものである。

以下に本発明を添付の図面に従いながら詳細に説明するが、それに先立って、本発明装置の理解をしやすくするために、従来における液晶表示装置についていまだ一度触れておくことにする。

第8図は従来の液晶表示装置の代表的な一例の模式図であり、ここでは、開口率を上げるための共通電極を透明なもの(透明共通電極22,23)とし、駆動素子25を設け、その上に層間絶縁層を形成し、最上層に表示画素を設けるようにしている。そして、駆動素子25と透明画素電極26,26'とはスルーホールを用いて連続されている。なお、図中、21は基板、24は絶縁層、26及び26'は透明画素電極、27は補助電極を表わしている。

ここにみられる液晶表示装置によれば、これまで駆動素子が設けられていた部分も表示画素となったため開口率が上がり、表示品質は向上する。しかし、この構成の液晶表示装置においては、共通透明電極22,23が絶縁層24を介して透明画素電極26,26'と重なっているため、この部分が寄生容量をもってしまふことが避けられない。

液晶表示装置は、本来、液晶部-駆動素子部間で回路は閉じていなければならず、従って、例えば駆動素子にMIN素子を用いたときの等価回路は第9図のように表わされる。しかるに、第8図に示した構造の液晶表示装置は、寄生容量(C_p)をもち、しかも、その寄生容量(C_p)は駆動素子に並列につながっており、その等価回路は第10図のように表わされる。

液晶部-駆動素子部間に寄生容量が存在するようであると、駆動素子の設計が勢い複雑になるばかりでなく、回路全体の容量が増えるため、液晶表示装置の走査線数を増加させたようなとき(換言すれば、信号線の時間の短い場合)には、寄生

容量に起因して信号がなまり、良好な表示が行なえなかったり、フリッカーの原因となったりする。

これに対して、本発明に係る液晶表示装置は、第1図又は第2図に模式的に示したとき構成を有している。これら図面から明らかなように、本発明装置においても透明共通電極2,3と透明画素電極6,6',6''との間には絶縁層4が介在していることから寄生容量は認められるが、この寄生容量は駆動素子5に並列につながってはならず、即ち、液晶部-駆動素子部の接続は寄生容量が駆動に影響を与えるようにはなされていない。これを更にぐだいて説明すると、透明共通電極2と透明画素電極6'との間(透明共通電極3と透明画素電極6''等との関係についても同じ)で寄生容量をもつが、透明画素電極6'に加わる信号は透明共通電極2を通して印加されることから、結局、この寄生容量は駆動には何等影響を与えないことになる。

実際に本発明に係る液晶表示装置をつくるには従来から知られている素材、製法等がそのまま利用される。

まず、絶縁性透明基板としてはガラス板、プラスチック板、フレキシブルなプラスチックフィルム等が使用される。この透明基板には共通電極配線が透明電極材料(ITO、ZnO:Ag、ZnO:Siなど)をスパッタリング法、蒸着法、CVD法などの方法により数100Å~数μmの厚さで堆積させ、所定のパターンにパターニングすることによって形成する。次いで、能動素子を作製した後、層間絶縁膜を形成し、能動素子と電気的にコンタクトがとれるように、能動素子の電極上のみスルーホールとしてパターニングする。面電極として透明電極材料をスパッタリング法、蒸着法、CVD法等の方法を用いて、数100Å~数μm堆積させ、所定のパターンにパターニングする。このようにして、アクティブマトリックス基板が作製される。

前記の能動素子としては、a-Si(アモルファスシリコン)、poly-Si等を利用したTFT素子や絶縁層に硬質炭素膜、SiNx、SiC、Ta₂O₅、Al₂O₃などを用いたMIM素子、MSI素子、更には、PINダイオード、バックトゥバックダイオード、バリスタ等

が用いられる。

前記の層間絶縁膜としてはSiO₂、Si₃N₄、Al₂O₃、硬質炭素膜、ポリイミド、ポリエステル、エポキシ樹脂、ポリアミド、PVDC、PVDE、PVA、シリコン樹脂、フルオロカーボン等を用い、CVD法、スパッタリング法、蒸着法、塗布法(スピンコート、ロールコート等)等などで製膜する。膜厚は、数100Åから数μmまでくらいが適当である。この層間絶縁膜としてはポリイミド、ポリエステル、エポキシ樹脂等の感光性ポリマーが低温(UV照射)で合成でき、しかもパターニングのためフォトリソ工程が省略できる点で好ましい。特に、耐熱性電気特性の点で、ポリイミド(例えば東レ社製フオトニース)の使用が好ましい。

また、能動素子に用いる電極には透明電極材料を用いるのが望ましいが、能動素子の素子面積は通常20μm以下と小さい為、必ずしも透明電極材料でなくてもよい。従って、例えば、ITO、ZnO:Ag、In₂O₃、SnO₂、Pt、Ni、Ag、Al、Au、Cu、Cr、Ti、V、Mo、Ta等の導電性薄膜をスパッタリング

法、蒸着法等の方法により製膜することができる。

なお、前記の能動素子については、TFTのような三端素子や、導体-絶縁体-導体(MIM)素子のような二端子素子があるが、その構造、作製方法の容易さからMIM素子が有利である。特にMIM素子の絶縁層に硬質炭素膜を使用した場合、硬質炭素膜の製造方法及び膜質より大面積にかつ欠陥の少ない高品質の液晶表示装置の作製が可能となるため特に望ましい。

硬質炭素膜は炭素原子及び水素原子を主要な組織形成元素として非晶質及び微結晶の少なくとも一方を含む硬質炭素膜(1-C膜、ダイヤモンド状炭素膜、アモルファスダイヤモンド膜、ダイヤモンド薄膜とも呼ばれる)からなっている。

硬質炭素膜の一つの特長は気相成長膜であるがために、後述するように、その諸物性が製膜条件によって広範囲に制御できることである。従って、絶縁膜といってもその抵抗値は半絶縁体-絶縁体領域までをカバーしており、この意味では本発明で好ましく用いられるMIM素子は、特開昭61-2758

19号公報に記載されているところのMSI素子(Metal-Semi-Insulator)や、SIS素子(半導体-絶縁体-半導体からなる素子であり、ここでの半導体は不純物を高濃度にドーピングさせたものである)等を含めて位置付けられるものである。

上記のMIM素子の電流-電圧特性は第3図のように示され、近似的には下記の伝導式で表わされる。

$$I = \kappa \exp(\beta V^{1/2}) \quad \dots (1)$$

I:電流 V:印加電圧 κ :導電係数 β :ブルフレンケル係数

$$\kappa = \frac{n \mu q}{d} \exp\left(\frac{-\Phi}{kT}\right) \approx \frac{1}{\rho d} \quad (T=\text{一定}) \quad \dots (2)$$

$$\beta = \frac{1}{kT} \left(\frac{q^2}{\pi \epsilon_1 \epsilon_2 d} \right)^{1/2} \approx \frac{1}{\sqrt{\epsilon_1 d}} \quad (T=\text{一定}) \quad \dots (3)$$

n:キャリア密度 μ :キャリアモビリティ q:電子の電荷量
 Φ :トラップ深さ ρ :比抵抗 d:硬質炭素の膜厚 k:ボルツマン定数 T:界面気温度 ϵ_0 :真空誘電率 ϵ_1 :硬質炭素の誘電率

硬質炭素膜中には、さらに物性制御範囲を広げるために、構成元素の一つとして少なくとも周期表第Ⅲ族元素を全構成原子に対し5原子%以下、

同じく第IV族元素を35原子%以下、同じく第V族元素を5原子%以下、アルカリ金属元素を5原子%以下、窒素原子を5原子%以下、酸素原子を5原子%以下、カルコゲン系元素を35原子%以下、また、ハロゲン元素を35原子%以下含有させてもよい。なお、これら元素の量は元素分析の常法、例えばオージェ分析によって測定することができる。これらの元素の量は原料ガスに含まれる他の化合物の量や成膜条件等で調節可能である。

こうした硬質炭素膜を形成するためには有機化合物ガス、特に炭化水素ガスが用いられる。これら原料における相状態は常温常圧において必ずしも気相である必要はなく、加熱或は減圧等により熔融、蒸発、昇華等を経て気化し得るものであれば、液相でも固相でも使用可能である。

原料ガスとしての炭化水素ガスについては、例えば CH_4 、 C_2H_2 、 C_2H_4 、 C_2H_6 等のパラフィン系炭化水素、 C_3H_4 等のアセチレン系炭化水素、オレフィン系炭化水素、アセチレン系炭化水素、ジオレフィン系炭化水素、さらには芳香族炭化水素など

すべての炭化水素を少なくとも含むガスが使用可能である。

さらに、炭化水素以外でも、例えば、アルコール類、ケトン類、エーテル類、ニステル類、 CO 、 CO_2 等少なくとも炭素元素を含む化合物であれば使用可能である。

これら原料ガスからの硬質炭素膜の形成方法としては、成膜活性種が直流、低周波、高周波、或いはマイクロ波等を用いたプラズマ法により生成されるプラズマ状態を経て形成される方法が好ましいが、より大面積化、均一性向上、低温製膜の目的で、低圧下で堆積を行なうため、磁界効果を利用する方法がさらに好ましい。また、高温における熱分解によっても活性種を形成できる。

その他にも、イオン化蒸着法、或いはイオンビーム蒸着法等により生成されるイオン状態を経て形成させてもよいし、真空蒸着法、或いはスパッタリング法等により生成される中性粒子から形成されてもよいし、さらには、これらの組み合わせにより形成されてもよい。

こうして作製される硬質炭素膜の堆積条件の一つはプラズマCVD法の場合、概ね、次の通りである。

RF出力: 0.1~50W/cm²

圧力: 10^{-3} ~ 10 Torr

堆積温度: 室温~850℃(このような広い範囲を採用できるが、好ましくは室温~300℃であり、更に好ましくは室温~150℃である。)

このプラズマ状態により原料ガスがラジカルとイオンとに分解され反応することによって、基板上に炭素原子Cと水素原子Hとからなるアモルファス(非晶質)及び微結晶質(結晶の大きさは数10~数100Å)の少なくとも一方を含む硬質炭素膜が堆積する。硬質炭素膜の諸特性を表-1に示す。

表-1

比抵抗(ρ)	10^8 ~ 10^{12} Ωcm
光学的バンドギャップ(E_{gopt})	1.0~3.0(eV)
膜中水素量(C_H)	10~50(atomic%)
SP^2/SP^3 比	2/1~4/1
ビッカース硬度(H)	9500kg/cm ² 以下
屈折率(n)	1.8~2.4
欠陥密度	10^{11} ~ 10^{13} cm ⁻²

注)測定法;

比抵抗(ρ):コブレナー型セルによるI-V特性より求める。

光学的バンドギャップ(E_{gopt}):分光性から吸収係数(α)を求め、
 $(\alpha h\nu)^{1/2} = B(h\nu - E_{\text{gopt}})$ の関係より決定する。

膜中水素量(C_H):赤外吸収スペクトルから2900cm⁻¹付近のピークを積分し、吸収断面積Aをかけて求める。

$$C_H = A \cdot \int \alpha(\nu) / \nu \cdot d\nu$$

SP^2/SP^3 比:赤外吸収スペクトルを、 SP^2 、 SP^3 にそれぞれ帰属されるガウス関数に分解し、その面積比より求める。

ビッカース硬度(H):マイクロビッカース計による。

屈折率(n):エリプソメーターによる。

欠陥密度:ESRによる。

こうして形成される硬質炭素膜はIR吸収法及び

ラマン分光法による分析の結果、夫々、第4図及び第5図に示すように、炭素原子が SP^2 の混合軌道と SP^3 の混合軌道とを形成した原子間結合が存在していることが明らかになっている。 SP^2 結合と SP^3 結合との比率は、IRスペクトルをピーク分離することで概ね推定できる。IRスペクトルには、 $2800\sim 3150\text{cm}^{-1}$ に多くのモードのスペクトルが重なって測定されるが、夫々の波数に対応するピークの帰属は明らかになっており、第6図の如くガウス分布によってピーク分離を行ない、夫々のピーク面積を算出し、その比率を求めれば SP^2/SP^3 比を知ることができる。

また、X線及び電子線回折分布によればアモルファス状態($a\text{-C:H}$)あるいは数10Å-数 μm 程度の微結晶粒を含むアモルファス状態にあることが判っている。

一般に量産に適しているプラズマCVD法の場合には、RF出力が小さいほど膜の比抵抗値および硬度が増加し、低圧力なほど活性種の寿命が増加するために基板温度の低温化、大面積での均一化が

図れ、かつ、比抵抗及び硬度が増加する傾向が認められる。更に、低圧力ではプラズマ密度が減少するため、磁場閉じ込め効果を利用する方法は、比抵抗の増加には特に効果的である。

さらに、この方法は常温 $\sim 150^\circ\text{C}$ 程度の比較的低い温度条件でも同様に良質の硬質炭素膜を形成できるという特徴を有しているため、MIN素子製造プロセスの低温化には最適である。従って、使用する基板材料の選択自由度が広がり、基板温度をコントロールし易いために大面積に均一な膜が得られるという特長をもっている。また、硬質炭素膜の構造、物性等は図-1に示したように、広範囲に制御可能であるため、デバイス特性を自由に設計できる利点もある。さらには、膜の誘電率も3-5と従来MINに使用されていた TeO_2 、 Al_2O_3 、 SiN_x と比較して小さいため、同じ電気容量をもった素子を作る場合、素子サイズが大きくてすむので、それほど微細加工を必要とせず、歩留まりが向上する(駆動条件の関係からLCDとMIN素子との容量比は $C_{\text{LCD}}:C_{\text{MIN}}=10:1$ 程度必要である)。更にまた、

硬質炭素膜の硬度が高いため、液晶材料封入時のラビング工程による損傷が少なく、この点からも歩留まりが向上する。

液晶駆動用MIN素子の絶縁膜として用いられる硬質炭素膜は、膜厚が100-8000Å、比抵抗が $10^7\sim 10^{12}\Omega\cdot\text{cm}$ の範囲であることが望ましい。

加えて、駆動電圧と耐圧(絶縁破壊電圧)とのマージンを考慮すると、硬質炭素膜の膜厚は200Å以上であることが望ましく、また、画素部とMIN素子部の段差(セルギャップ差)に起因する色ムラが実用上問題とならないようにするには膜厚は6000Å以下であることが望ましいことから、硬質炭素膜の膜厚は200-6000Å、比抵抗は $5\times 10^6\sim 10^{12}\Omega\cdot\text{cm}$ であることがより好ましい。

さらには、硬質炭素膜のピンホールによる素子の欠陥数は膜厚の減少にともなって増加し、300Å以下では特に顕著になること(欠陥率は1%を超える)、及び、膜厚の面内分布の均一性(ひいては素子特性の均一性)が確保できなくなる(膜厚制御の精度は30Å程度が限度で、膜厚のパラッキが10

%を超える)ことから、膜厚300Å以上であることがより望ましい。また、膜ストレスによる硬質炭素膜の剥離が起こりにくくするため、及びより低デューティ比(望ましくは1/1000以下)で駆動するために、膜厚は4000Å以下であることが一層望ましい。したがって、硬質炭素膜の膜厚は300-4000Å、比抵抗は $10^7\sim 10^{12}\Omega\cdot\text{cm}$ であることがさらに好ましい。

更にまた、先に触れたように、素子急峻性

$$\beta = \frac{1}{\sqrt{t/d}}$$

は大きくなり、オン電流 I_{on} とオフ電流 I_{off} の比が大きくとれるようになる。このため、より低デューティ比でのLCD駆動が可能となり、高密度のLCDが実現できる。さらに膜の硬度が高いため、液晶材料封入時のラビング工程による損傷が少なくこの点からも歩留まりが向上する。以上の点を考慮すれば、硬質炭素膜を使用することで低コスト、閉鎖性(カラー化)、高密度LCDが実現できる。

MIN素子の作製方法は透明基板上に透明共通電

極材料を堆積、パターニング後、蒸着、スパッタリング等の方法で下部電極用金属薄膜を形成し、ウェット又はドライエッチングにより所定のパターンにパターニングして下部電極とし、その上にプラズマCVD法、イオンビーム法等により硬質炭素膜を被覆した後、ドライエッチング、ウェットエッチング又はレジストを用いるリフトオフ法により所定のパターンにパターニングして絶縁膜とし、次に、その上に蒸着、スパッタリング等の方法により上部電極用金属薄膜を被覆し、所定のパターンにパターニングして上部電極を形成すればよい。MIN素子の構造の概略を第7図に示す。

MIN素子の構成はこれに限られるものでなく、下部電極をもうけず、透明共通電極を下部電極としたものや、下部電極側面にMIN素子を形成したもの等種々の変形が可能である。また、第2図のように能動素子との接触部を画素中にもつてこないう構成にすればより開口率が高くなり表示品質の向上となる。この様な構成のときも素子面積の小さなMIN素子に有効であり、電極の側面にMIN

素子を持つラテラル構造では見かけ上の素子面積が小さくなる為より有効である。

〔実施例〕

次に実施例を示すが、本発明はこれらに限定される訳ではない。

実施例1

透明基板にバイレックス基板を用い、マグネトロンスパッタ法によりITOを約800Å堆積させ、パターン化して共通電極とした。次に、能動素子として硬質炭素膜を用いたMIN素子を以下の様に作製した。即ち、共通電極上にAgを蒸着法により約1000Å厚に堆積後パターン化して下部電極を形成した。その上に硬質炭素膜を約800Å厚に堆積後ドライエッチングによるパターン化した。更に、硬質炭素絶縁膜上にNiを蒸着法により約1000Å厚に堆積後パターン化して上部電極を形成し、MIN素子とした。

次にポリイミド膜を約1.5 μ m厚に塗布(MIN素子の上部電極の一部の上だけポリイミド膜が存在しないようにパターニングした。表示画素電極とし

てITOをマグネトロンスパッタ法により約1200Å厚に堆積後、パターニングした。この時、表示画素電極と透明共通電極とは重ならないパターンでパターンニングを行なった。

次に、他方の透明基板としてバイレックス基板上にITOをスパッタ法により約1000Å厚に堆積後、ストライプ状にパターン化して共通画素電極とした。

続いて、次に両基板上に配向膜としてポリイミド膜を形成し、ラビング処理を行なった。これらの基板を各画素電極側を内側にして対向させ、ギャップ材を介して貼合せ、更にこうして形成されたセル内に市販の液晶材料を封入することにより液晶表示装置を作製した。この時硬質炭素膜の成膜条件は

圧 力:0.035Torr

CH₄流量:10 SCCM

RFパワー:0.2V/cm

である。

実施例2

バイレックス基板上に透明共通電極としてITOをE.B.蒸着法を用いて約1500Å厚に堆積後パターン化した。下部電極とし、Agを約1500Å厚に堆積後パターンニングした。次に硬質炭素膜を約1200Å厚に堆積した。続いて、上部電極としてNiをE.B.蒸着により約1000Å厚に堆積後、Ni硬質炭素膜を同一パターンでパターン化した。次に層間絶縁膜としてポリイミド膜を形成パターンニングを行ない、その上に画素電極をもうけパターンニングを行なった。この時、画素電極と共通電極は重ならないようにした。

次に、他方の透明基板(対向基板)としてプラスチックフィルム上に、ITOをスパッタリング法により約1000Å厚に堆積後、ストライプ状にパターン化して共通画素電極を形成した。更に、画素電極と逆側にカラーフィルターを付け対向基板とした。

両基板の上に配向膜としてポリイミド膜を形成したラビング処理を行なった。

続いて、これらの基板を各画素電極側を内側に

して対向させ、ギャップ材を介して貼合せ、更にこうして形成されたセル内に市販の液晶材料を封入することによりカラー液晶表示装置を作った。この時、硬質炭素膜の成膜条件は

圧 力:0.05 Torr

CH₄流量 :7 SCCM

RFパワー:0.1W/cm²

である。

実施例3

基板にはパイレックス基板を用い、能動素子にはTaを陽極酸化法を用いて得たTa₂O₅を用いたMIN素子を使用し、上部電極はCrとした。層間絶縁膜にはSiO₂を使用した。その他の構成は実施例1と同様にして液晶表示装置を作製した。

実施例4

透明共通電極にはZnO:Alを使用し、能動素子にはSiN_xを用いたMIN素子を使用した。SiN_x膜は、SiH₄及びNH₃からP-CVD法により製膜した約800Å厚のものを用いた。下部電極にはNiを使用し、上部電極にはCrを使用した。層間絶縁膜にはポリエ

ステルを使用した。その他の液晶表示装置の構成は実施例1と同様に液晶表示装置を作製した。

(発明の効果)

本発明装置は共通電極配線を透明にし、さらに、層間絶縁膜を用いて能動素子と画素電極とを別々にもうけているので、これまで能動素子及び配線により画素を小さくしなければならなかったのが、それがなくなり開口率が向上した。加えて、表示信号を送る共通電極配線と、表示画素電極が重ならない為寄生容量が発生せず、信号のなまりなどによる表示能力の低下、画質の低下などがみられなくなった。従って、本発明によれば開口率が高く、高デューティーでかつ高コントラストの得られる液晶表示装置の作製が可能となる。

4. 図面の簡単な説明

第1図及び第2図は本発明に係る液晶表示装置の一例の模式図である。

第3図はMIN素子の電流-電圧特性を表わしたグラフである。

第4図、第5図及び第6図は硬質炭素膜の性質を

説明するための図である。

第7図はMIN素子の構造の概略図である。

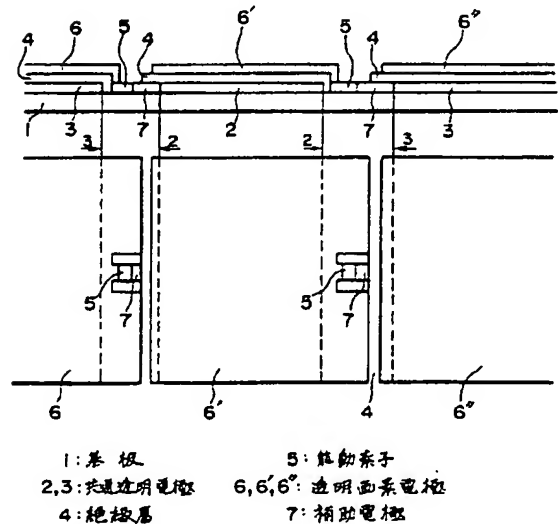
第8図は従来の液晶表示装置の代表的な一例の模式図である。

第9図及び第10図は能動素子にMIN素子を用いたときの等価回路図である。

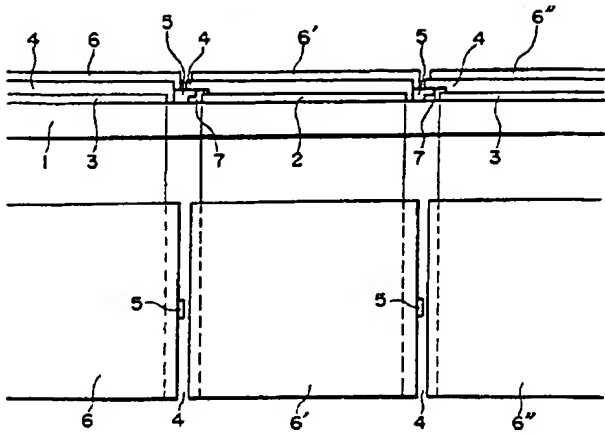
- | | |
|-----------------|------------|
| 1…基板 | 2,3…透明共通電極 |
| 4…絶縁膜(絶縁層) | 5…能動素子 |
| 6,6',6''…透明画素電極 | |
| 7…補助電極 | |

特許出願人 株式会社 リ コ ー
代理人 弁理士 池 浦 敏 明
(ほか1名)

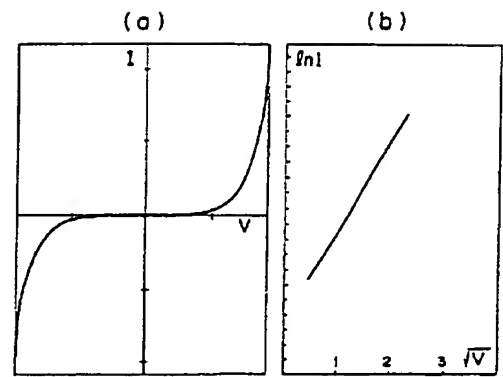
第1図



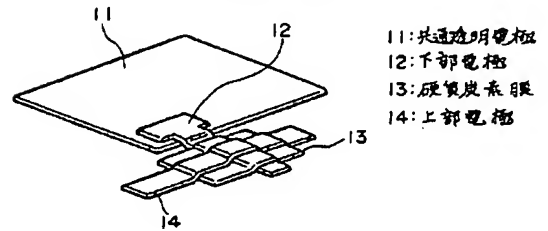
第2図



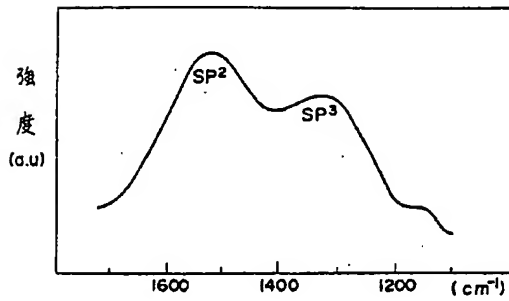
第3図



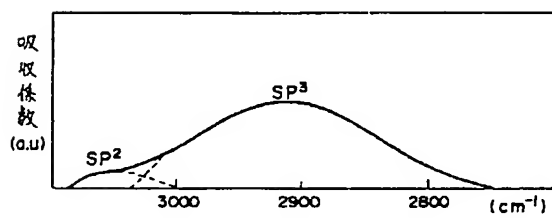
第7図



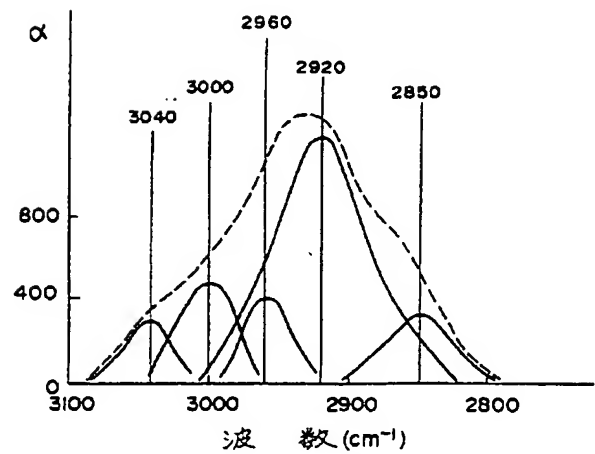
第4図



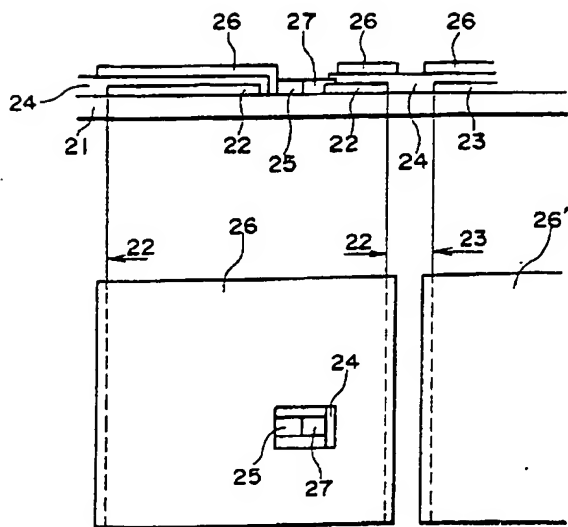
第5図



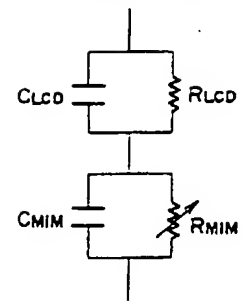
第6図



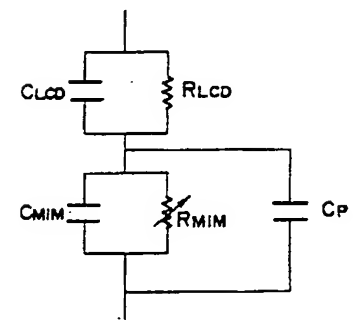
第8図



第9図



第10図



【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第6部門第2区分
 【発行日】平成9年(1997)3月7日

【公開番号】特開平2-308226
 【公開日】平成2年(1990)12月21日
 【年通号数】公開特許公報2-3083
 【出願番号】特願平1-130895
 【国際特許分類第6版】

G02F 1/136 510
 H01L 49/02

【FI】

G02F 1/136 510 7807-2K
 H01L 49/02 7514-4M

手続補正書

平成8年5月1日

特許庁長官 西川 祐二 殿

1. 事件の表示

平成1年特許願号130895号

2. 補正をする者

事件との関係 特許出願人

住 所 東京都大田区中馬込1丁目3番6号

名 称 (674)株式会社リコー

代表者 坂井 正光

3. 代理人

住 所 東京都渋谷区代々木1丁目59番10号 第一西武ビル113号

氏 名 (7450) 弁理士 池 博 敏 明

電話 (3370) 2533 番

4. 補正命令の日付

自発

5. 補正の対象

明細書の特許請求の範囲及び発明の詳細な説明の欄

6. 補正の内容

(1) 明細書の特許請求の範囲を別紙の通り補正します。

(2) 明細書第3頁第7行の「高デューター」を「高デューティー」に補正します。

(3) 明細書第3頁第10行～下から3行目の「本発明は、・・・を特徴としている。」を次のように補正します。

「本発明によれば、一対の基板間に液晶層が挟持され、少なくとも一方の基板の内側に透明共通電極とそれぞれ少なくとも1つの駆動素子を介して接続された複数の透明画素電極とが形成されている液晶表示装置において、前記透明画素電極のうちのある画素電極の下に絶縁層を介して前記透明共通電極が設けられ、該共通電極は前記ある画素電極に隣接する画素電極と少なくとも1つの駆動素子を介して電気的に接続されていることを特徴としている。」

(4) 明細書第24頁第13行の「高デューター」を「高デューティー」に補正します。

「特許請求の範囲」

(1) 一片の基板間に液晶層が挟持され、少なくとも一方の基板の内側に透明共通電極とそれぞれ少なくとも1つの能動素子を介して接続された複数の透明画素電極とが形成されている液晶表示装置において、前記透明画素電極のうちのある画素電極の下に絶縁層を介して前記透明共通電極が設けられ、該共通電極は前記ある画素電極に隣接する画素電極と少なくとも1つの能動素子を介して電気的に接続されていることを特徴とする液晶表示装置。」